



1. Escribe un programa que evalúe el enunciado aritmético:
$$X=(A \times (B + C)) + (D \times E - F)$$
Suponer que inicialmente todos los operandos se encuentran en memoria y que el resultado lo queremos almacenar en memoria.
 - a) En una arquitectura registro a registro con instrucciones de 3 direcciones
 - b) En una arquitectura memoria a memoria con instrucciones de 2 direcciones
 - c) En una arquitectura de acumulador sencillo con instrucciones de una dirección
2. Se almacena en memoria una instrucción de 2 palabras en una dirección designada por el símbolo W. El campo de dirección de la instrucción (almacenado en W+1) se designa mediante el símbolo Y. El operando utilizado en la ejecución de la instrucción se almacena en una dirección simbolizada por Z. Un registro índice contiene el valor X. Indicar cómo se calcula Z a partir de las otras direcciones si el modo de direccionamiento de la instrucción es:
 - a) Directo
 - b) Indirecto
 - c) Relativo
 - d) Indexado
3. Se almacena en memoria una instrucción de modo relativo tipo bifurcación, de dos palabras, en las localidades 310 y 311 (decimal). La bifurcación se hace a una dirección equivalente a 225 (decimal). El campo de dirección de la instrucción, almacenado en la dirección 311, se designa por X.
 - a) Determinar el valor de X en decimal.
 - b) Determinar el valor de X en binario, utilizando 16 bits.
4. ¿Cuántas veces hace referencia la unidad de control a la memoria cuando obtiene y ejecuta una instrucción de modo de direccionamiento indirecto de 2 palabras si la instrucción es:
 - a) de tipo de computación, que requiere y opera de memoria
 - b) de tipo bifurcación.
5. ¿Cuál debe ser el campo de dirección de una instrucción de modo de direccionamiento indexado para que sea igual a la instrucción de modo de registro indirecto?
6. Se almacena una instrucción en la localidad 200 con su campo de dirección en la 201. El campo de dirección tiene un valor de 300. Un registro de procesador R1 contiene el número 150. Evaluar la dirección efectiva si el modo de direccionamiento de la instrucción es:
 - a) directo
 - b) inmediato
 - c) relativo
 - d) de registro indirecto
 - e) indexado con R1 como registro índice
7. Un ordenador tiene una longitud de palabra de 32 bits y todas las instrucciones son de una palabra de longitud. El archivo de registros de la computadora consta de 32 registros.
 - a) Para un formato de instrucción sin campo de modo y con 3 direcciones de registro. ¿Cuál es la cantidad máxima posible de códigos de operación?
 - b) Para un formato con dos campos de dirección de registro, un campo de memoria y un máximo de 256 códigos de operación ¿Cuál es la cantidad máxima de bits de dirección de memoria disponibles?
8. Tenemos una computadora con un archivo de registros pero sin instrucciones de PUSH y POP para implementar una pila. La computadora tiene los siguientes modos de registro indirecto:
 - Registro indirecto + incremento:
 - **LD R2 R1:** R2 <- M[R1]
R1 <- R1 + 1
 - **ST R2 R1:** M[R1] <- R2
R1 <- R1 + 1
 - Disminución + registro indirecto:
 - **LD R2 R1:** R1 <- R1 - 1
R2 <- M[R1]
 - **ST R2 R1:** R1 <- R1 + 1
M[R1] <- R2Indicar cómo se pueden utilizar estas instrucciones para proporcionar el equivalente de PUSH y POP utilizando el registro R6 como puntero de pila.
9. Una memoria FIFO está organizada para almacenar información de tal manera que el elemento que se almacenó primero es el primero en salir. Un contador, llamado puntero de escritura WC contiene la dirección para escribir en memoria mientras que un contador puntero de lectura RC la dirección para leer en memoria. Además existe un registro contador de almacenamiento disponible ASC que indica la

cantidad de palabras almacenadas en la FIFO. ASC se incrementa con cada palabra que se almacena en memoria y se decrementa con cada elemento retirado. Ilustrar la operación de una memoria FIFO con estos 3 contadores. Suponer que inicialmente la FIFO está vacía y que todos los contadores contienen cero. Ejecutar a continuación varias operaciones de lectura y escritura y mostrar el contenido de los contadores tras cada operación.

10. Una operación compleja llamada Volcado de los Registros (Push Registers PSHR) consiste en copiar los contenidos de todos los registros en la pila. La operación opuesta es POPR (Pop Registers) y consiste en volver a cargar en los registros los contenidos previamente guardados en la pila. Suponer que tenemos una máquina con 4 registros R0-R3 en la CPU.

- Describir la operación de transferencia de registros para la operación de PSHR
- Describir del mismo modo la operación del POPR.

11. Se quiere escribir un programa que evalúe la expresión aritmética

$$X=(A+B) \times (A+C) - B \times D$$

para una arquitectura de pila.

- Reescribir la expresión en notación RPN
- Escribir el programa utilizando las instrucciones PUSH, POP, ADD, MUL, SUB y DIV.
- Mostrar los contenidos de la pila tras la ejecución de cada una de las instrucciones

12. Un ordenador con un sistema de entrada/salida independiente tiene las siguientes instrucciones de entrada y salida:

IN ADRS
OUT ADRS

donde ADRS es la dirección del registro de puerta de entrada/salida. Dar las instrucciones equivalentes para un ordenador con I/O correlacionada a memoria.

13. Suponer que tenemos una máquina de 8 bits y queremos sumar los dos números sin signo de 32 bits siguientes (están escritos en hexadecimal):

2B D7 35 8C
11 68 FE 5C

Suponer que tenemos un archivo con 8 registros y que inicialmente en los registros R3-R0 se encuentra almacenado el primer sumando y en R7-R4 el segundo.

- Escriba un programa para ejecutar la suma utilizando las instrucciones de suma y suma con acarreo.
- Ejecutar el programa con los operandos dados.

15. Un registro de 8 bits contiene el valor 10111010 y el bit de acarreo vale 1. Ejecutar las 8 operaciones de desplazamiento vistas en teoría en secuencia tomando como operando el registro.

16. Un número de 36 bits escrito en punto flotante consiste en 26 bits más signo para la fracción y 8 bits más signo para el exponente. ¿Cuáles son los números positivos sin signo distintos de 0 mayores y menores para números normalizados?

17. Un exponente de 4 bits utiliza números con sesgo 7. Listar todos los exponentes binarios +8 al -7 sesgados.

18. El formato Standard de la norma IEEE para los operandos en punto flotante de doble precisión utiliza 64 bits. El signo ocupa un bit, el exponente 11 bits y la fracción 52 bits. El sesgo del exponente es 1023 y la base es 2. Existe un bit implícito a la izquierda del punto decimal en la fracción. El infinito se representa por un exponente sesgado igual a 2047 y una fracción de 0.

- Explicar la manera de calcular el equivalente decimal de un número normalizado
- Dar ejemplos de exponentes sesgados e con sus correspondientes valores absolutos E.
- Calcular los números positivos mayor y menor que se pueden representar
- Teniendo en cuenta que $10=2^{3.32}$ calcular en notación científica (potencias de 10) los números obtenidos en el apartado c).

19. Es necesario bifurcar el flujo de un programa hacia la dirección ADRS si el bit menos significativo del operando en un registro de 16 bits es igual a 1. Muestra cómo se puede implementar con las instrucciones TEST (tabla 9-7) y BNZ (tabla 9-8).

20. Considerar los números de 8 bits A=00110001 y B=10011100

- Indicar el equivalente decimal de cada número suponiendo que 1) son enteros sin signo 2) son enteros con signo en complemento a dos.
- Sumar los dos números binarios e interpretar la suma suponiendo que 1) no tienen signo 2) están escritos en complemento a dos.
- Determinar los valores de los bits de estado C (Carry), Z (Zero), N (Sign) y V (overflow) tras la suma.
- A partir de los bits de estado del apartado c) indicar cuáles de las instrucciones de bifurcación (branch) de la tabla 9-8 tendrán como resultado TRUE.

21. El programa almacenado en la memoria de un ordenador compara 2 números sin signo A y B haciendo su resta A-B y actualizando, pues, los bits de estado.

Sea A=00110101 y B=00110100

- Evaluar su diferencia e interpretar el resultado.
- Determinar los valores de los bits de estado C (borrow) y Z (zero).
- Indicar sobre la tabla 9-9 cuáles de las instrucciones de bifurcación condicional serán verdaderas.

22. El programa almacenado en la memoria de un ordenador compara 2 números A y B escritos en complemento a dos realizando su resta A-B y actualizando los bits de estado. Sea A=11011110 y B=01011110.
- Evaluar la diferencia e interpretar el resultado binario.
 - Determinar el valor de los bits de estado N (signo), Z (cero) y V (rebasamiento).
 - Indicar cuáles de las instrucciones de bifurcación condicional de la tabla 9.10 serán ciertas.
23. La dirección situada en el tope de una pila implementada en una memoria contiene 3250. El puntero de pila SP contiene 2735. Una instrucción de llamada a procedimiento de 2 palabras se encuentra localizada en la posición 2000 de la memoria seguida por el campo de dirección 2147 en la posición 2001.
- ¿Cuáles son los contenidos de los registros PC, SP y tope de la pila TOS?
- Antes de que la instrucción de llamada a procedimiento se ejecute.
 - ¿Tras ejecutar la instrucción de llamada a procedimiento CALL?
 - ¿Tras ejecutar el procedimiento y volver al programa que lo llamó?
24. Un ordenador no tiene pila pero a cambio utiliza el registro R6 como un registro de enlace, es decir, el ordenador almacena la dirección de retorno en R6.
- Muestra las transferencias de registro para una instrucción de bifurcación y enlace.
 - Suponiendo que existe otra bifurcación y enlace en el procedimiento llamado ¿Qué acción debe tomar el software antes de que ocurran la bifurcación y el enlace?
25. Un ordenador responde a una señal de petición de interrupción poniendo en la pila el contenido del PC y del registro de estado PSR actual. El ordenador entonces lee los nuevos contenidos del PSR desde la dirección de memoria dada por el vector de interrupción (IVAD). La primera dirección de programa de servicio se toma desde la posición de memoria IVAD+1.
- Indicar la secuencia de microoperaciones necesarias para implementar la interrupción.
 - Indicar la secuencia de microoperaciones que implementa el retorno de la interrupción.